

EE204 – Analog Elektronik 1

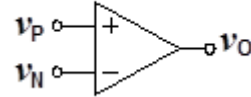
Deney - 9

İşlemsel Yükselteçlerin Uygulamaları

Karşılaştırıcı (Comparator) Devreler

Karşılaştırıcılar, opampların girişleri arasındaki voltaj ilişkisine göre, iki voltaj seviyesi arasında geçiş yapan bir çıkış üretir.

$$v_P > v_N \text{ ise } v_O = v_H, \text{ aksi durumda } v_O = v_L,$$

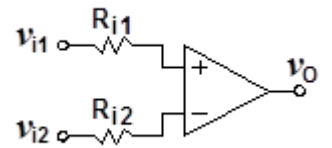


İşlemsel yükselteçler herhangi bir geri besleme (feedback) ile kullanılmadığında karşılaştırıcı devreler gibi çalışır. İşlemsel yükselteçlerin çıkışları ya V_H değerine ya da V_L değerine yakınsamaktadır çünkü diferansiyel girişi (fark girişi) $v_P - v_N$ çok yüksek bir voltaj kazancı ile yükseltilir (çarpılır).

Karşılaştırıcılar, analog girişlerinin voltaj seviyelerine bağlı olarak dijital devrelerde “karar vermek” için kullanılabilir. Çıkış voltajları, V_L veya V_H , “0” veya “1” dijital sinyal seviyelerine karşılık gelmektedir, fakat pratikte bu işlem sıradan bir opamp kullanılarak gerçekleşmez. Bir çok karşılaştırıcı opamp entegre devresi (integrated circuits-ICs) mevcuttur ve aşağıdaki nedenlerden dolayı bu entegre devrelerinin yerine normal opamp kullanılması tavsiye edilmez.

- Sıradan opamp'ların besleme gereksinimleri ve çıkış voltaj aralığı, ortak dijital devrelerle uyumlu değildir.
- Opamp çıkışının doygunluğu zaman gecikmelerine neden olur ve çalışma frekansını sınırlar.

Sağ tarafta gösterilen karşılaştırıcı devresinde opampa giren akımları sınırlandırmak için dirençler kullanılmıştır. Bu dirençler, öngörülemez v_{i1} ve v_{i2} girişlerindeki voltaj değişimlerinin opampa herhangi bir zarar vermesini önler.



İntegral Alan Devreler

İşlemsel yükselteçlerin geri beslemelerinde kapasitör kullanıldığında (aşağıdaki şekilde gösterildiği gibi) integral alan devreler gibi çalışır. Çıkış voltajı, v_O , giriş voltajının, v_{in} , zaman integraliyle orantılıdır ve bu ilişki opampların karakteristiklerini göz önüne alarak aşağıdaki gibi kanıtlanabilir.

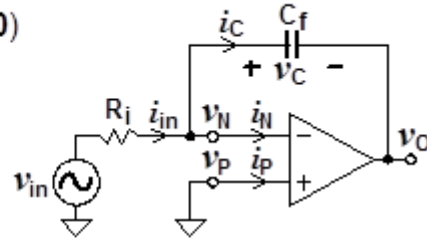
$$\frac{v_{in}}{R_i} = i_{in} = i_C \quad (v_p - v_n \approx 0 \text{ ve } i_N \approx 0)$$

$$v_O = -v_C \quad (\text{çünkü } v_p - v_n \approx 0)$$

$v_O(0) = -v_C(0) = 0 \text{ V}$ varsayarak, bu denklemler aşağıdaki gibi yazılabilir

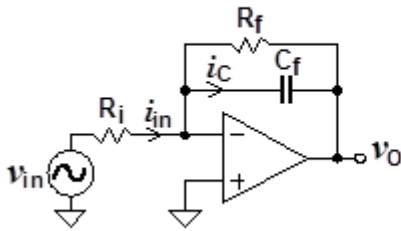
$$v_O(t) = -\frac{1}{C_f} \int_{t=0}^t i_C(t') dt' = -\frac{1}{C_f} \int_{t=0}^t i_{in}(t') dt'$$

$$v_O(t) = -\frac{1}{R_i C_f} \int_{t=0}^t v_{in}(t') dt'$$

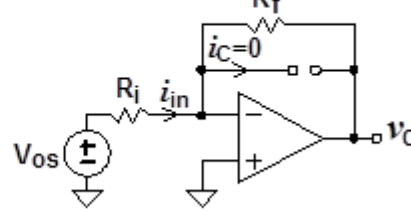


v_{in} 'nin sabit DC değeri için kararlı hal yanıtı (steady state response) incelendiğinde devrenin sonsuza yakın bir kazancının olduğunu gözlemleriz. v_C kapasitörün üzerindeki voltaj farkının sabit olduğunu varsayarsak, kapasitörün üzerinden geçen akım i_C sıfırdır. Sonuç olarak, opamp'ın çıkış voltajı doyum noktasına ulaşır ve alabileceği değerler pozitif veya negatif besleme voltaj değerleridir. Pratikte, geri besleme direnci (a feedback resistor), R_f , bu problemi önlemek amacıyla devreye eklenir.

Geribesleme dirençli integral alıcı



DC yanıtı: $v_O = -\frac{R_f}{R_i} V_{os}$



İntegral alan devrenin elemanları aşağıdaki adımları izleyerek seçilir.

1. R_i direncini yeterince yüksek seçin ($>1 \text{ k}\Omega$ ve $<100 \text{ k}\Omega$) ki v_{in} kaynağı R_i direncini, opamp'ın çıkışı da geri besleme devresini (feedback circuit) kolaylıkla sürebilsin. Unutmayın ki her bir kaynağın sınırlı bir çıkış direnci, R_o , vardır ve sıradan bir opamp sadece birkaç mA çıkış akımını destekleyebilir. Öte yandan R_i direnci çok büyük seçilirse (mesela $1 \text{ M}\Omega$) opamp'ın besleme akımının $1 \mu\text{A}$ kadar küçük olması sebebiyle sorunlarla karşılaşılabilir.
2. v_{in} voltajının genliğine ve frekansına bağlı olarak gerekli v_O çıkış aralığını elde etmek için C_f kapasitörünü seçin. R_i ve C_f kazanç faktörünü belirler, $1/R_i C_f$, bu değer v_O 'u v_{in} 'in zaman integraliyle ilişkilendirilebilir.
3. Geri besleme zaman sabitini $\tau_{fb} = R_f C_f$, v_{in} giriş sinyalinin periyodundan, T_{prd} , daha uzun olması için R_f direncini yeterince yüksek seçin. $R_f C_f \gg T_{prd}$ olduğunda daha iyi bir integralleme doğruluğu elde edilir. Ayrıca R_f 'nin v_O 'daki DC öteleme değerini etkileyeceğini unutmayın. Örneğin, $R_f/R_i = 10$, ve giriş öteleme (offset) değeri 0.1 V ise çıkıştaki (v_O) DC öteleme değeri 1.0 V olacaktır.

Türev Alan (Differentiator) Devreler

Türev alıcılar, integralleme fonksiyonun tersini uygular ve çıkış, giriş sinyalinin türeviyle orantılıdır. İşlemsel yükselteçler aşağıda gösterildiği gibi girişe kapasitör

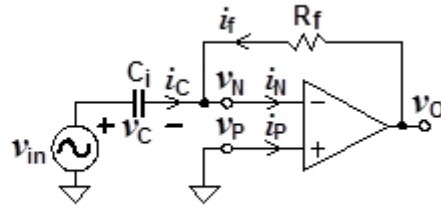
eklendiğinde türev alıcısı gibi çalışır. v_O aşağıdaki v_{in} 'nin zamana göre türeviyle ilişkilidir.

$$v_{in} = v_C \quad (v_P - v_N \approx 0)$$

$$i_C = C_i \frac{dv_C}{dt} = -i_f = -\frac{v_O}{R_f} \quad (i_N \approx 0)$$

Bu denklemler birleştirilirse

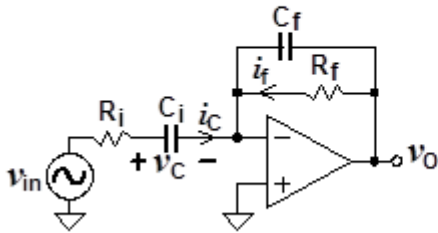
$$v_O(t) = -R_f C_i \frac{dv_C}{dt} = -R_f C_i \frac{dv_{in}}{dt}$$



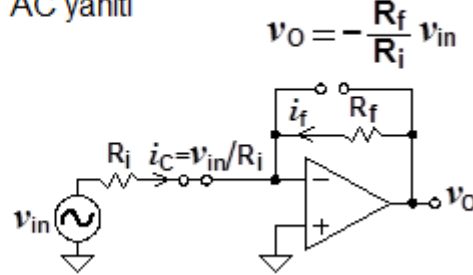
DC geri besleme, R_f direnci üzerinden yapıldığından türev alıcıların herhangi bir öteleme (offset) problemi yoktur. v_{in} 'nin DC bileşeni C_i tarafından filtrelenir (ayrılır) ve opamp girişinin DC voltajı her zaman 0 V dur. Bir başka deyişle, opamp 0 V girişiyle birim kazanç tamponu gibi davranır.

Yüksek frekanslı kararsızlık, türev alıcılarının temel problemidir. Giriş kapasitörü C_i yüksek frekanslarda kısa devre gibi davranır ve bu durum çok yüksek kapalı döngü kazancı ile sonuçlanır. Bu yüksek kazanç, yüksek frekanslı salınımlara ve opamp çıkışında ek gürültüye neden olur. Çözüm olarak, aşağıdaki devrede de gösterildiği gibi AC kapalı döngü kazancını sınırlandırmak için seri giriş direnci, R_i , eklenir. Ayrıca opamp'ın maksimum çalışma frekansını azaltmak için geri besleme direncine paralel bir dengeleme kapasitörü, C_f , eklenebilir.

Giriş dirençli ve kompensasyon kapasitörlü türev alıcısı



Küçük C_f ile yüksek frekanslı AC yanıtı



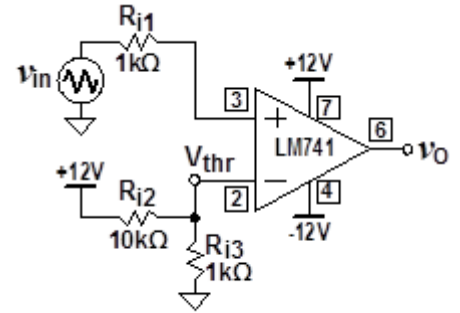
Türev alıcı devre elemanlarının seçimiyle ilgili kısıtlamalar integral alıcıların tasarımı için açıklananlara benzemektedir.

1. İntegral alıcı (integrator) için belirtilen yükleme koşullarını göz önünde bulundurarak R_f değerini yeterince büyük seçin.
2. v_{in} 'nin genliğine ve maksimum değişim hızına bağlı olarak gerekli v_O çıkış aralığını elde etmek için C_i kapasitörünü seçin. R_f ve C_i kazanç faktörünü belirler, $R_f C_i$, bu değer v_O 'u v_{in} 'nin zamana bağlı türevi ile ilişkilendirilebilir.
3. Giriş zaman sabitini $\tau_{in} = R_i C_i \ll T_{prd}$ (T_{prd} , v_{in} giriş sinyalinin periyodudur) olacak şekilde elde etmek için R_i 'yi yeterince küçük seçin.
4. Teorik olarak, geri besleme zaman sabitini $\tau_{fb} = R_f C_f \ll T_{prd}$ (T_{prd} , v_{in} giriş sinyalinin periyodudur) olacak şekilde elde etmek için C_f yeterince küçük seçilmelidir. Pratikte ise C_f seçimi opamp'ın maksimum çalışma frekansına veya **bant genişliğine** (**bandwidth**) bağlıdır. Normal uygulamalarda düşük frekanslı bir opamp için C_f gerekli değildir. Yüksek frekanslı bir opampı stabilize etmek için (kararlı duruma getirmek için) genellikle **10 pF** ile **100 pF** arasında küçük bir kapasitör kullanmak yeterlidir.

Prosedür

1. Sağda verilen devreyi simülasyon programında kurun. Giriş sinyalini tepeden tepeye değeri **10 V**, frekansı **10 Hz üçgen dalga** olacak şekilde ayarlayın. **V_{thr}** değerini ölçün ve not edin.

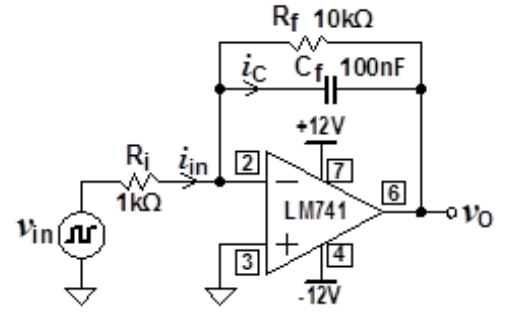
V_{thr} =



1.1 Giriş çıkış transfer fonksiyonu elde etmek için değerleri XY modunda (v_{in} yatay ekseninde, v_o dikey ekseninde) çizdirin. Sonuç grafiğini aşağıya ekleyin.

1.2 Çıkış ve opamp'ın terslemeyen/evirmeyen giriş terminali arasında 10 kΩ direnç ekleyin. Transfer fonksiyonunu çiziniz. Elde ettiğiniz grafiği bir önceki grafikte karşılaştırın.

2. Sağda verilen integral alan devreyi (integrator circuit) simülasyon programında kurun. Giriş sinyalini tepeden tepeye değeri **1 V**, frekansı **500 Hz kare dalga** olacak şekilde ayarlayın.



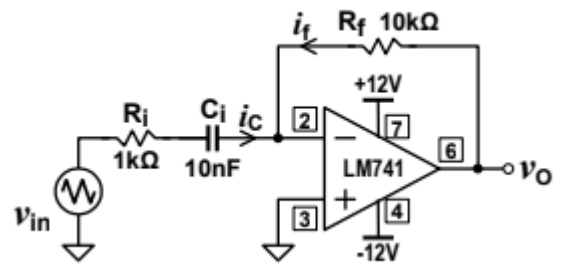
2.1 v_{in} ve v_o değerlerini osiloskopta gözlemleyin. Çıkış voltajının tepeden tepeye değerini aşağıda verilen v_{in} frekans değerleri için ölçün.

v_{in} kare dalga frekansı	v_o genlik (V p-p)
500 Hz	
1 kHz	
2 kHz	

2.2 Giriş sinyalinin, v_{in} , frekans değerini **1 kHz**, DC öteleme (offset) değerini ise aşağıda verilen değerleri kullanarak ayarlayın. Çıkış sinyalinde, v_o , gözlemlediğiniz DC offset değerlerini tabloya kaydedin.

v_{in} offset (V)	v_o offset (V)
0.0	
-0.5	
+0.5	

3. Sağda verilen türev alan devreyi (differentiator circuit) simülasyon programında kurun. Giriş sinyalini tepeden tepeye değeri **10 V**, frekansı **500 Hz üçgen dalga** olacak şekilde ayarlayın.



3.1 v_{in} ve v_o değerlerini osiloskopta gözlemleyin. Çıkış voltajının tepeden tepeye değerini her bir farklı frekanslı v_{in} sinyali için ölçün.

Not: Kare dalga çıkışının tepeden tepeye voltajını ölçerken, yükselen ve düşen kenarlardan sonra oluşan overshoot ve undershoot'ları (istenilen değer aşılması veya altında kalma durumu) yok sayın.

v_{in} üçgen dalga frekansı	v_o genlik (V p-p)
500 Hz	
1 kHz	
2 kHz	

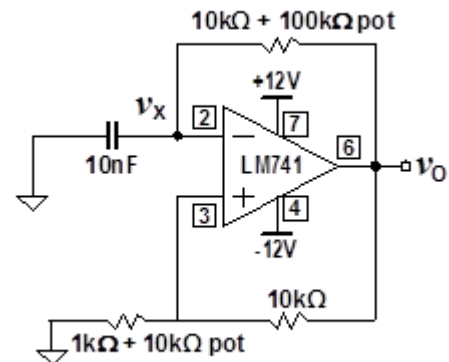
3.2 Giriş sinyalini tepeden tepeye değeri **1 V**, frekansı **1 kHz sinüs dalga** olacak şekilde ayarlayın. Yatay eksende v_{in} değerleri olacak şekilde v_o 'u çizdirin. (Bunu osiloskopta XY modunu çalıştırmış gibi düşünebilirsiniz). Simülasyon grafiğini eklemeyi unutmayın.

Çıkış voltajının tepeden tepeye değerini aşağıda verilen v_{in} frekans değerleri için ölçün.

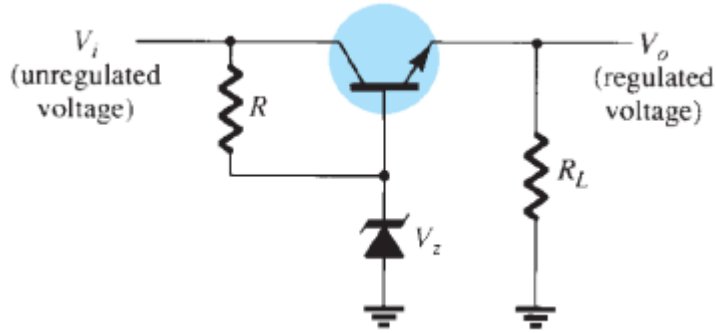
v_{in} sinüs dalga frekansı	v_o genlik (V p-p)
500 Hz	
1 kHz	
2 kHz	

3.3 Giriş sinyalini tepeden tepeye değeri **0.1 V**, frekansı **1 kHz kare dalga** olacak şekilde ayarlayın. Yatay eksende v_{in} değerleri olacak şekilde v_o 'u çizdirin. Simülasyon grafiğini eklemeyi unutmayın.

4. Sağda verilen osilatör devresini (oscillator circuit) simülasyon programında kurun. v_x bağlantı noktasındaki voltaj değerini 2 V olacak şekilde 10 k Ω 'luk potansiyometreyi ayarlayın. 100 k Ω 'luk potansiyometreyi çıkış sinyalinin frekansı 1 kHz olacak şekilde ayarlayın. v_x ve v_{out} sinyallerinin grafiklerini aşağıya ekleyin.



5. Aşağıda verilen voltaj regülatörünü simülasyon programında kurun.
($V_z = 4.7 \text{ V}$, $R = 100 \Omega$)



5.1 R_L 'nin yerine $1 \text{ M}\Omega$ bağlayın. Giriş sinyali olarak (V_i) 5 V verin ve çıkış voltajını (V_o) ölçüp bulduğunuz değeri not edin. Giriş voltajını 10 V DC 'ye yükseltin ve yeni çıkış voltajını kaydedin. Hat regülasyonunu (line regulation) hesaplayın.

5.2 R_L nin yerine 100Ω bağlayın. Çıkış voltajını ölçüp bulduğunuz değerleri not edin. Yük regülasyonunu (load regulation) hesaplayın.