

EE204 – Analog Elektronik 1

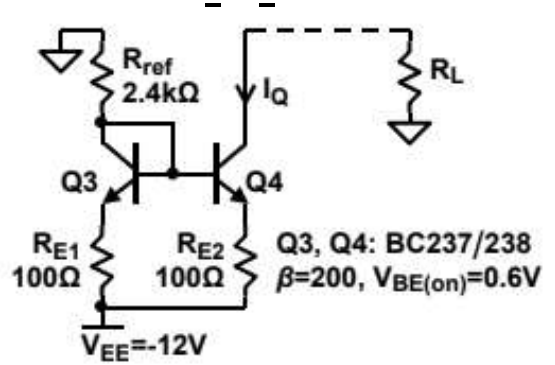
Deney 8

BJT Diferansiyel Yükselteçler

Ön Çalışma

İki transistörlü akım aynası devresi (current mirror circuit) Şekil 1'de verilmiştir. R_{E1} ve R_{E2} dirençleri devreye transistörlerin karakteristik farklılıklarını telafi etmek ve kararlılığı sağlamak için eklenmiştir.

- 1.a) Q3 ve Q4 transistörlerin özdeş olduğunu varsayarak DC çıkış akımını I_Q hesaplayın. $\beta \gg 1$ veya $\beta \sim \beta + 1$ kabul ederek hesaplamalarınızı basitleştirebilirsiniz.



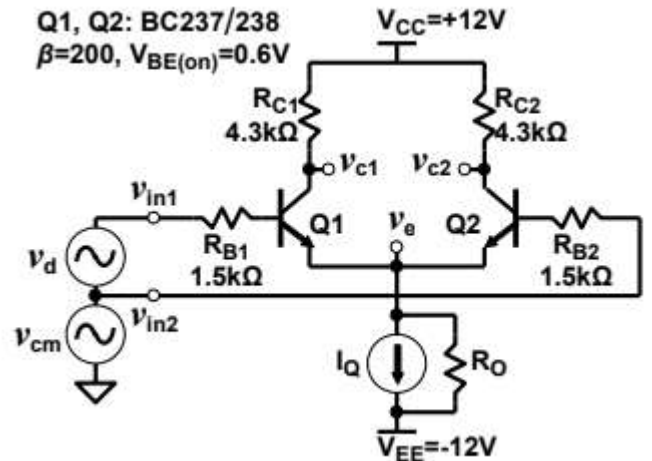
Şekil 1. Emetör dirençleri ile kararlılığı sağlanmış bir akım aynası devresi.

- 1.b) Yukarıda hesapladığınız I_Q akım değerini aşağıdaki koşullar için tekrar hesaplayıp karşılaştırın,

- i) Q3 transistörün β değerinin Q4'ünkünden büyük olduğunda
ii) Q3 transistörün $V_{BE(on)}$ değerinin Q4'ünkünden büyük olduğunda

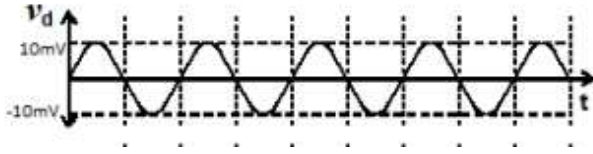
- 1.c) Akım aynasının çıkış direncini hesaplamak için bir yöntem açıklayın.

- 2.a) Şekil 2'de verilen diferansiyel yükseltecin diferansiyel kazancını, $A_d = v_{c2}/v_d$, ve ortak mod kazancını (common mode gain), $A_{cm} = v_{c2}/v_{cm}$ hesaplayın. Sabit akım kaynağının çıkış direncini, R_o , hesaplamalarınızda $40 \text{ k}\Omega$ olarak kabul edin. ($I_Q = 4 \text{ mA}$)



Şekil 2. Diferansiyel Yükselteç

2.b) v_{C1} , v_{C2} ve v_E (hem DC hem de AC bileşenlerini) grafiklerini diferansiyel ve ortak mod girişleri için çizin. Sonuçlarınızı simülasyonlarla destekleyin.



Prosedür

1. Şekil 1’de verilen akım ayna devresini herhangi bir simülasyon programında kurun. R_L değeri olarak aşağıda belirtilen dirençleri kullanın.

1.a) Akım ayna devresinin DC akım çıkışını, I_Q , aşağıda belirtilen R_L değerleri için ölçün.

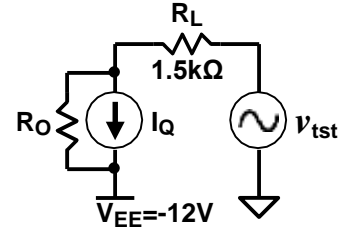
R_L	V_{RL} (V - DC)	I_Q (mA)
750 Ω		
1.5 k Ω		
2.2 k Ω		
3.3 k Ω		

1.b) DC akım çıkışında, I_Q , herhangi bir değişim gözlemlediyseniz açıklayın.

Devrenize Şekil 3’te gösterilen AC test sinyalini R_L direncine seri olacak şekilde ekleyin ve akım ayna çıkışındaki AC voltajı ve akımı (çıkış direncini bulmak için) ölçün. $R_L = 1.5 \text{ k}\Omega$ için sinüzoidal test

kaynağının, v_{tst} , tepeden tepeye voltaj değeri 4 Vp-p

olacak şekilde ayarlayın. Çıkış direncini R_O , v_{tst} nin tabloda belirtilen farklı frekans değerleri için bulun.



Şekil 3. Akım kaynağı çıkış direncini ölçen test kurulumu

v_{tst} frekansı	v_{RL} (mV p-p)	R_O (K Ω)
3 KHz		
10 KHz		
30 KHz		
100 KHz		
300 KHz		

1.c) Akım aynası, diferansiyel yükseltecin beslemesinde kullanılırsa CMRR değeri ortak mod girişinin frekansına bağlı olarak nasıl değişir? Neden?

2. Şekil 2’de verilen diferansiyel yükseltecini 1. partta I_Q akım kaynağı olarak kurduğunuz akım ayna devresini kullanarak simülasyon programında kurun. Yükseltecin girişlerini, v_{in1} , ve v_{in2} , kısa devre yapın, V_E (emiter voltajı), V_{C1} (1. Transistörün collector voltajı), ve V_{C2} (2. Transistörün collector voltajı), nin DC voltajını ölçün.

2.a) Diferansiyel yükseltecin diferansiyel kazancını, $A_d = v_{c2}/v_d$, ölçün. Ortak mod girişini kısa devre yapın ve **10 KHz** ve **100 KHz**’lik diferansiyel giriş uygulayın. Bu işlemleri yaparken yükseltecin çıkışının doyum noktasında olmadığına ve giriş sinyalinin çok küçük olduğundan emin olun.

10 KHz: $V_{dp-p} =$ $V_{c2p-p} =$ $A_d =$
 100 KHz: $V_{dp-p} =$ $V_{c2p-p} =$ $A_d =$

2.b) Diferansiyel yükseltecin ortak mod kazancını, $A_{cm} = v_{c2}/v_{cm}$, hesaplayın. Yükselteç girişlerini, v_{in1} , ve v_{in2} , bağlayın ve **4 V p-p** ortak mod girişini farklı frekans değerleri için uygulayın.

v_{cm} frekansı	v_{c2} (V p-p)	A_{cm}
3 KHz		
10 KHz		
30 KHz		
100 KHz		
300 KHz		

2.c) Diferansiyel yükselteçlerin ortak mod bastırma oranı (common mode rejection ratio CMRR) frekansa bağlı olarak nasıl değişir? Neden?